

⑫ 特許公報 (B 2)

昭61-8465

⑬ Int. Cl. 4

識別記号

庁内整理番号

⑭ 公告 昭和61年(1986)3月14日

G 06 F 13/28  
12/00

7165-5B  
6974-5B

発明の数 1 (全12頁)

⑮ 発明の名称 情報転送装置

⑯ 特 願 昭55-166297

⑰ 公 開 昭57-90740

⑱ 出 願 昭55(1980)11月26日

⑲ 昭57(1982)6月5日

⑳ 発 明 者 小 口 哲 司 東京都港区芝五丁目33番1号 日本電気株式会社内

㉑ 出 願 人 日本電気株式会社 東京都港区芝5丁目33番1号

㉒ 代 理 人 弁理士 内 原 晋

審 査 官 祖 父 江 栄 一

㉓ 参 考 文 献 特開 昭51-78141 (J P, A) 特開 昭51-80135 (J P, A)

1

2

㉔ 特許請求の範囲

1 第一の情報記憶装置と第二の情報記憶装置との間で情報転送を行う装置において、上記二つの記憶装置には各々分離された異なる情報記憶位置指定信号線および情報伝達線が接続され、夫々の記憶装置に対して独立に情報記憶位置指定信号を供給する第一と第二の制御器を具備し、第一の制御器は上記第一の記憶装置および第二の制御器に対して情報記憶位置指定信号を供給することによつて第一の記憶装置と第二の制御器との間の情報転送を実行すると同時に、第二の制御器は上記第二の記憶装置に対して独立に情報記憶位置指定信号を供給し第二の制御器と第二の記憶装置との間の情報転送を実行することを特徴とした情報転送装置。

発明の詳細な説明

本発明はデータ転送装置に関し、特にダイレクトメモリアクセス (DMA) 方式を用いたデータ転送装置に関する。

ある装置のデータを他の装置に転送する機能は、情報を処理する上で重要な機能の一つである。データ転送はメモリ装置、中央処理装置 (CPU) 及び周辺機器からなるシステムの中において頻般に行なわれる。初期のデータ転送は、必ずCPUの制御の下で行なわれていた。データ転送の要求があればCPUはデータ転送用のプログラムに基いて転送処理を実行する。しかしながら、データ転送毎にCPUがその処理を実行する

場合、メモリから1バイト分の内容を転送するのに、例えば、42クロック分もの処理サイクルが必要であつた。従つて、画像処理のように高速度でのデータ転送が要求されるシステムには大きな欠点であつた。

この点、最近提案されたダイレクト・メモリ・アクセス (DMA) 方式を用いたデータ転送処理は、上記の欠点を解決する有効な方式である。第1図及び第2図に従来より実施されているDMA転送装置のブロック図を示して、以下にその動作を説明する。DMA転送とは、CPUを介することなく直接メモリ装置と周辺機器との間で行なわれるデータ転送である。従つて、DMA転送機能を有する情報処理システムはDMA制御装置を有している。

第1図はDMA転送機能を有する情報処理システムのブロック図である。ここでは、メモリ装置と周辺機器 (以下、I/O機器という) との間でDMA転送が行なわれる。システムはCPU 1、メモリ 2、DMA制御装置 3 及び I/O機器 4 とを含む。CPU 1 とメモリ 2 とはアドレスバス 10 及びデータバス 11 で接続されている。更に、データの読み出し及び書き込みのタイミング指示を行なう第1の制御信号バス 13 が、CPU 1 からメモリ 2 に接続されている。一方、I/O機器 4 にはアドレス指定の必要がないため、データバス 11 に接続されている。DMA制御装置 3 はアドレスバス 10、データバス 11 及び制御信号バス